

# FPGAs

Germán ■ Guzmán  
Christian ■ Trefftz

Los procesos de fabricación de dispositivos electrónicos han mejorado a una tasa muy acelerada en los últimos años. Gracias a las mejoras en los procesos litográficos se han reducido los espesores de las líneas que constituyen el núcleo de los circuitos integrados. Ésto ha traído la posibilidad de diseñar y fabricar chips con una funcionalidad mucho más compleja.

Tradicionalmente, los usuarios hemos tenido a nuestra disposición circuitos que cumplen una función en particular o microprocesadores. Los fabricantes de productos masivos pueden hacer fabricar chips de propósito específico que

Germán Guzmán R. y Christian Trefftz G. Profesores del Departamento de Informática y Sistemas, Universidad EAFIT.

cumplan determinada función en forma rápida y barata. Estos chips son llamados ASIC: Application Specific Integrated Circuit.

Los FPGAs (Field Programmable Gate Arrays) surgen como una alternativa para que un usuario pueda diseñar un circuito de propósito específico sin tener que mandar a fabricarlo, es decir, lo puede programar en el sitio. Los FPGAs pueden cumplir una función que sería irrealizable por un solo circuito regular y para los que un microprocesador resulta demasiado caro, complejo o lento.

## 1. CIRCUITOS INTEGRADOS

Hoy en día existe una amplia gama de circuitos integrados. Lloris y Prieto (Lloris, 96) ofrecen la siguiente taxonomía:

### 1. Circuitos Estándar:

Circuitos de fabricación masiva con una

funcionalidad claramente definida y de propósito general. Ejemplos de esta familia lo constituyen los circuitos de la familia TTL, los chips de memoria, los microprocesadores, los microcontroladores y los procesadores digitales de señales.

### 2. Circuitos ASIC (Application Specific Intergrated Circuits):

Circuitos diseñados para una aplicación específica o que permiten que se les programe para una aplicación específica. Por lo general el número de unidades producidas es menor.

La taxonomía de Lloris subdivide la categoría de los circuitos ASIC en varias subcategorías:

**Los FPGAs (Field Programmable Gate Arrays) surgen como una alternativa para que un usuario pueda diseñar un circuito de propósito específico sin tener que mandar a fabricarlo, es decir, lo puede programar en el sitio. Los FPGAs pueden cumplir una función que sería irrealizable por un solo circuito regular y para los que un microprocesador resulta demasiado caro, complejo o lento.**

- **Circuitos Lógicos Programables:** Circuitos que contienen una estructura interna regular que puede ser programada por el usuario para que realice una función específica. La programación puede ser realizada por el usuario en sus instalaciones con dispositivos relativamente baratos. Existen dos categorías básicas:

- **PLD (Programmable Logic Devices):** Los elementos de la estructura regular son relativamente sencillos. A esta categoría pertenecen los ROMs (Read Only Memories), PLAs (Programmable Logic Arrays) y PALs (Programmable Array Logic).

- **FPGA (Field Programmable Gate Array):** Los bloques básicos son más complejos y adicionalmente se pueden programar las interconexiones entre los distintos bloques.

- **Circuitos "Semi-Custom":** En estos circuitos existe una

estructura preexistente que el usuario adapta a sus necesidades. Se necesita un proceso de fabricación posterior a la adaptación del usuario que se realiza utilizando las especificaciones generadas por el usuario. Hay tres tipos de estructuras:

- **Matrices de Puertas:** Hay arreglos de transistores y faltan las últimas fases de la producción del circuito. Entre los grupos de celdas lógicas, se reservan áreas para posibles canales de interconexión de los grupos.

- **Mar de Puertas:** Son matrices de puertas con celdas más sencillas. No existen zonas reservadas para las interconexiones.

Cuando se necesitan interconexiones, se usan las celdas sobre las cuales pasan los caminos.

→ Celdas estándar: El fabricante proporciona librerías de módulos básicos estándar que el diseñador integra en su diseño.

Los circuitos de tipo de Matrices de Puertas y Mar de Puertas se denominan como MPGAs "Mask Programmable Gate Arrays".

- Circuitos "Custom": El diseñador realiza el trazado de máscaras completo. Se envían al fabricante archivos con la descripción del diseño hecho por el usuario.

## 2. DISPOSITIVOS FPGA

Los FPGA [Trim,94, Sánchez96] son circuitos integrados programables in-situ por el usuario. Los FPGAs más recientes [Villasenor 97] se pueden reconfigurar en un milisegundo.

Los FPGAs se usan en varios sectores del mercado de productos electrónicos:

1. En dispositivos de los cuales se producen relativamente pocas unidades. Por ejemplo, en tarjetas de procesamiento de imágenes es frecuente encontrar FPGAs. Los fabricantes de estos dispositivos no pueden justificar la producción de ASICs por los bajos volúmenes de dispositivos que venden. Los FPGAs tienen una funcionalidad similar, a costos menores y con una velocidad ligeramente menor.
2. En prototipos. Los FPGAs pueden ser utilizados para depurar y refinar un diseño. El diseño que ha sido simulado en software

puede ser probado en hardware antes de mandar a fabricar el ASIC correspondiente.

Existen varios tipos de FPGAs, dependiendo del tipo de tecnología utilizada en su fabricación. Cada tipo de tecnología ha sido adoptado por un proveedor diferente:

- SRAM: En el circuito existen unas celdas de memoria dedicadas a guardar la configuración del circuito. Más adelante describiremos con más detalle que se controla con la configuración.
- "Antifusible" (antifuse): Un antifusible cambia, irreversiblemente, de una resistencia alta a baja cuando se aplica un voltaje de programación a sus terminales. Los antifusibles están ubicados entre canales que interconectan los bloques básicos lógicos. Cuando se programa el FPGA, se aplica el voltaje a los antifusibles deseados para que queden interconectados los bloques lógicos deseados.
- Dispositivos Lógicos Programables Borrables (EPLD). Son PLD (Programmable Logic Devices - Dispositivos Lógicos Programables), implementados en CMOS y no en tecnología bipolar, a los que se han agregado transistores "programables". Estos transistores se comportan como los antifusibles de la categoría anterior.

## 3. FPGAS DE XILINX

En la Universidad EAFIT hay disponibles FPGAs fabricados por Xilinx, por lo tanto describiremos con mayor detalle su

arquitectura. Los FPGAs de Xilinx constan de una cuadrícula de bloques lógicos. Estos bloques lógicos están insertos en una estructura de interconexión. Tanto los bloques lógicos como la estructura de interconexión se pueden programar cargando desde una fuente externa valores a celdas de memoria. En la **Figura 1** se puede apreciar la estructura general de un FPGA de Xilinx.

Estas celdas de configuración controlan la lógica y la interconexión que realizan la función de aplicación de la FPGA. No hay un área de RAM separada en el chip sino que las celdas de memoria están distribuidas en el chip. En los bordes del chip, rodeando los bloques programables hay bloques de Entrada/Salida configurables.

La memoria de configuración se escribe solo una vez por cada aplicación. El hecho de que la configuración del FPGA esté en memoria implica que el programa es volátil, es decir, hay que reprogramar el circuito cada vez que se encienda el dispositivo. Hay que incluir en el diseño la lógica necesaria para cargar al FPGA el programa al encender el dispositivo que lo contiene.

**Los FPGAs de Xilinx constan de una cuadrícula de bloques lógicos. Estos bloques lógicos están insertos en una estructura de interconexión. Tanto los bloques lógicos como la estructura de interconexión se pueden programar cargando desde una fuente externa valores a celdas de memoria.**

También es necesario tener algún tipo de memoria externa para almacenar en ella el programa en forma permanente. Estas

desventajas se ven compensadas por el hecho de que el dispositivo es reprogramable múltiples veces. Si se ha fabricado un dispositivo con un FPGA es posible actualizar el dispositivo en las instalaciones del cliente cambiando la PROM en la cual está almacenado el programa de configuración de la FPGA.

Los bloques básicos que componen un FPGA Xilinx son:

- **Tabla de Función (Lookup Table - LUT) o generador de funciones.** Implementa lógica combinacional como una memoria de tamaño  $2^n \times 1$  compuesta de celdas de memoria para configuración. Esta unidad tiene n entradas. La tabla puede implementar cualquiera de las  $2^{2^n}$  funciones de sus entradas. Cuando se programa la FPGA, se carga en memoria el patrón de bits correspondiente a la tabla de verdad de la función. Por ejemplo, para implementar un AND de 4 bits, todos los bits de la tabla de 16 posiciones estarían en 0 con excepción del bit más significativo que estaría en 1. Si se desea se puede implementar una función con menos entradas que las ofrecidas por la tabla: Se pueden dejar las entradas no utilizadas en cero. Todas las funciones generadas por una Tabla de Función demoran el mismo tiempo: El tiempo de acceso a la memoria.
- **Punto de Interconexión Programable (PIP).** Los pips controlan la conexión de los segmentos de los cables en las interconexiones configurables. Son básicamente transistores de pasada controlados por una celda de memoria de configuración. Los

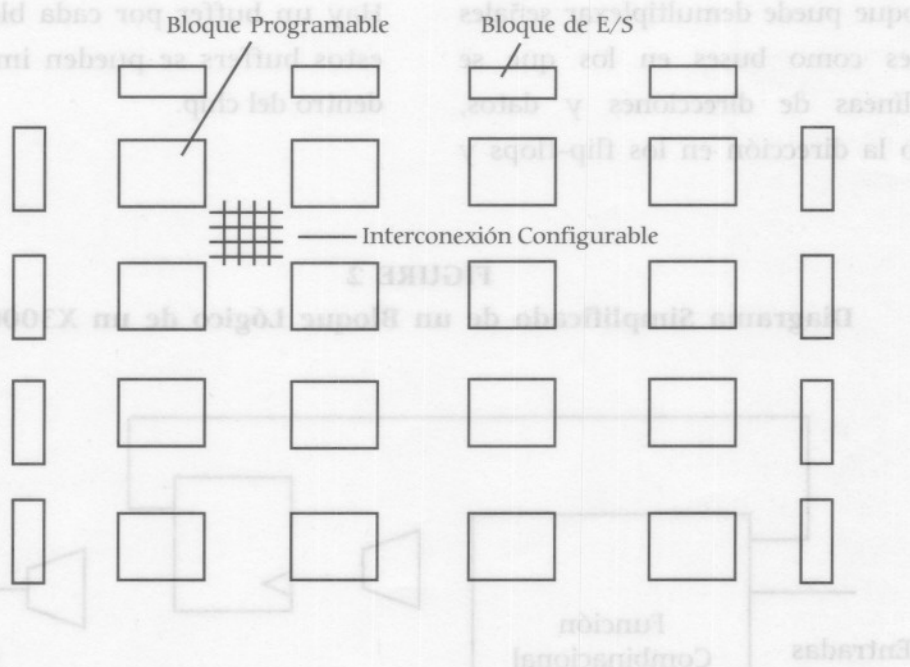
segmentos a cada lado del transistor quedan conectados o no dependiendo del valor de la celda de memoria. Un pip es la unidad básica de configuración del alambrado. Los PIPs se combinan para formar suiches que interconectan segmentos. Dependiendo del estado del PIP, los segmentos quedarán interconectados o no.

- Multiplexor. Los multiplexores dentro de un FPGA son controlados por una celda de memoria de configuración.
- Bloque Lógico. Los componentes anteriores se combinan para conformar una Bloque

Lógico. El diseño del Bloque Lógico varía de un modelo de FPGA a otro.

- Bloques de Entrada/Salida. Los bloques de E/S conectan el circuito con el exterior. Estos bloques ofrecen salidas de tres estados y sirven para almacenar temporalmente las señales de entrada y salida.
- Circuitería para Programación. Esta circuitería permite programar el dispositivo. Incluye las celdas de control. Normalmente se cargan serialmente, es decir, se puede considerar el conjunto de celdas de control como una sola palabra de programación muy larga.

**FIGURE 1**  
**Estructura de un FPGA de Xilinx.**



### 3.1 LA ARQUITECTURA DE LOS XILINX 3000

Estos FPGAs son fabricados tanto por Xilinx como por Seiko y AT&T (Trim, 94). El lector interesado puede encontrar una descripción más completa en el capítulo dos del libro de Trimberger (Trimberger, 1994).

Los bloques de control lógico de los modelos 3000 tienen dos tablas de función, cada una de cuatro entradas. Estas tablas se combinan con un multiplexor en una "función combinatorial" que puede producir cualquier función de cinco entradas y algunas de hasta siete entradas. También cuenta con dos flip-flops. La salida de estos flip-flops realimenta la unidad de función combinatorial. Los flip-flops son muy útiles para diseños con entubamiento (pipelining).

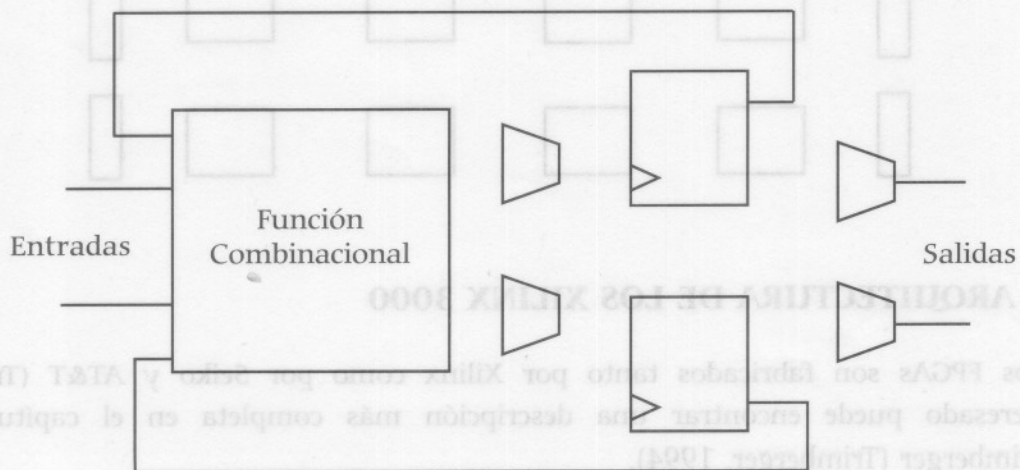
Los bloques de Entrada/Salida incluyen flip-flops, la posibilidad de invertir la salida y la posibilidad de seleccionar la rata de captura. Las entradas capturadas en el "pad" pueden ser llevadas al chip directamente, o a través de un registro o en ambas formas. De esta forma, el bloque puede demultiplexar señales externas tales como buses en los que se comparten líneas de direcciones y datos, almacenando la dirección en los flip-flops y

alimentando los datos directamente en las líneas.

La interconexión tiene la siguiente estructura: Hay conjuntos de cinco líneas de interconexión tanto en el sentido horizontal como vertical que están tendidas entre los bloques lógicos. Adicionalmente, cada bloque lógico tiene conexiones directas a los bloques contiguos en sentido horizontal y vertical.

Hay también unas **líneas largas** especiales para interconectar bloques que están relativamente lejos. Hay tres líneas verticales y dos horizontales. Las señales tienen buffers al conectarse a líneas largas. Dos de las líneas horizontales están conectadas a buffers triestado, distribuidas a lo largo de la línea larga. Hay un buffer por cada bloque lógico. Con estos buffers se pueden implementar buses dentro del chip.

**FIGURE 2**  
**Diagrama Simplificado de un Bloque Lógico de un X3000**



Dentro de la familia 3000 de Xilinx hay seis modelos diferentes. Los dispositivos vienen en varios tipos de empaques. La velocidad de los Xilinx 3000 ha venido aumentando a medida que los procesos de fabricación han mejorado (se ha pasado de 1.2 micras a 0.8 micras y se han mejorado los caminos críticos de propagación de la señal). En algunos diseños se han utilizado frecuencias de reloj de hasta 100 MHz.

### 3.2 LA ARQUITECTURA DE LOS XILINX 4000

El modelo 4000 de Xilinx fue desarrollado a principios de la década de los 90. A diferencia del modelo 3000, el 4000 fue diseñado para usar herramientas computarizadas para ubicación y enrutamiento.

El bloque lógico de control utilizado en los Xilinx 4000 contiene tres tablas de función y dos flip flops. Las tablas primarias de función, llamadas F y G, implementan, cada una, funciones de cuatro variables. Estos dos resultados se pueden extraer del bloque, o se pueden combinar con otra entrada en una tabla llamada H para implantar cualquier función de cinco entradas o algunas funciones de hasta nueve entradas. Los flip-flops se pueden alimentar desde las tablas de función o de señales externas. Las salidas de los flip-flops no se recirculan. Si es necesario realimentar una señal, se utiliza el alambrado de interconexión externa.

Hay dos configuraciones especiales en los bloques de control de los Xilinx 4000: En la

primera, el CLB se comporta como un sumador de alta velocidad (en un sumador, la propagación de la señal de carry es crítica para la velocidad de la operación. Si se acelera la operación de carry, se hace mas rápida la operación). En la segunda configuración, las tablas de función se configuran como memorias estáticas de 16x1. Cada CLB puede servir como 32 bits de memoria, ya sea 16x2 o 32x1. Esta disponibilidad hace que el modelo 4000 sea apropiado para diseños que incluyan muchos registros.

En los bloques de Entrada/Salida de los Xilinx 4000, las señales que van a salir del chip pueden almacenarse en registros y posteriormente se puede habilitar la salida mediante una señal de control separada. También se puede cambiar la rata de cambio (slew-rate). Al igual que en el 3000, las entradas se pueden llevar directamente al interior del chip, se pueden llevar a registros intermedios o ambas para facilitar el uso de interfaces a buses multiplexados. Adicionalmente hay decodificadores dedicados disponibles en los bloques para reconocer rápidamente direcciones.

El alambrado de los 4000 incluye interconexiones de propósito general de longitud sencilla y líneas de longitud doble que sólo visitan cada segundo bloque. La demora en la propagación de una señal depende principalmente del número de pips que cruza. Esto hace más veloces las líneas de longitud doble.

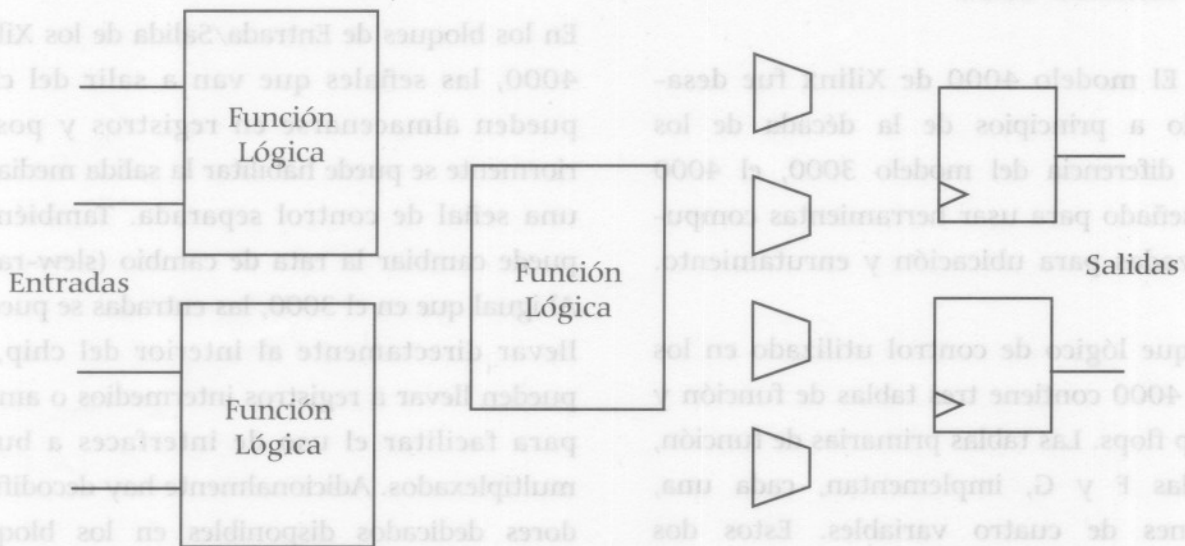
Existen *líneas largas globales*. Las señales que viajan por estas líneas pueden tener su fuente

fuera del chip, por ejemplo, en un reloj. La existencia de las líneas largas globales permite que se minimice el retardo de la propagación de la señal del reloj.

Los pines de entrada, salida y control de los 4000 están distribuidos uniformemente alrededor de todo el chip. Para las señales de control hay entradas replicadas en los cuatro lados. Se puede configurar el circuito para que escoja el lado más conveniente.

Cada bloque lógico de un Xilinx 4000 tiene un tiempo de propagación de 4.5 ns. Se han construido sistemas con velocidades de reloj entre 50 y 60 MHz.

**FIGURE 3**  
**Diagrama Simplificado de un bloque lógico de un X4000**



## 5. CONCLUSIONES

Los FPGAs son una alternativa para el diseño de dispositivos electrónicos. Utilizándolos con el software apropiado para su programación, se puede obtener un grado de integración mucho mayor que el obtenido con las técnicas "tradicionales" de diseño. También es posible obtener velocidades más altas, funcionalidades más complejas y se puede simplificar el proceso de fabricación. En síntesis, son alternativas muy importantes

para los diseñadores de dispositivos electrónicos.

En el campo educativo, tanto los FPGA como los PLDs y los PLAs permiten que los estudiantes se concentren en el diseño y no en alambrear y en encontrar conexiones sueltas. Al usar los FPGAs y los PLAs o PLDs en conjunto con herramientas de diseño computarizado, el estudiante es mucho más productivo y puede implementar sus diseños en un tiempo mucho menor.



## BIBLIOGRAFÍA

Trim94, *Field-Programmable Gate Array Technology*, por Stephen M Trimberger et al, Editorial Kluwer Academic, 1994.

Lloris96, *Diseño Lógico*, por Antonio Lloris y Alberto Prieto, Editorial McGraw Hill, 1996.

Sanchez96, *Towards Evolvable Hardware*, por Eduardo Sanchez y Marco Tomassini, Editorial Springer Verlag, 1996.

Villasenor97, *Configurable Computing*, por John Villasenor y William H Mangione-Smith, en *Scientific American*, edición de Junio de 1997, páginas 66 a 71.